TEMA 1. Sistemas Combinacionales.

OBJETIVOS

El objetivo principal de este capitulo es presentar los sistemas lógicos combinacionales y compararlos con los sistemas lógicos secuenciales, objeto estos últimos, de capítulos posteriores.

Establecer los aspectos básicos sobre el diseño de los sistemas combinacionales y su construcción utilizando puertas lógicas básicas.

Introducir estructuras combinacionales más complejas y su utilización en la construcción de sistemas

Por último descender en los niveles de diseño hasta aquel en que se utilizan de Circuitos Integrados, en nuestro caso, de baja y media escalas de integración; así como presentar y simular modelos de sistemas combinacionales construidos mediante herramientas de diseño de alto nivel.

1. Introducción (I)

1. Distinción entre las representaciones digitales y las analógicas
2. Mención de las ventajas y desventajas de las tecnologías digitales comparadas con las analógicas
3. Introducción a los sistemas digitales básicos

1. Introducción (II)

Analógico versus Digital (I)

La información viene dada por los valores que toman un conjunto de magnitudes significativas. Las magnitudes pueden ser de dos tipos: analógicas y digitales.

Magnitudes analógicas: toman valores en un rango continuo.
Ejemplos: temperatura, voltaje, corriente eléctrica, tiempo, etc.

La ELECTRONICA ANALOGICA es la parte de la Electrónica que trabaja con variables continuas de tal forma que un pequeño cambio en alguna variable puede producir un gran cambio en el comportamiento del circuito. Por lo tanto, las variables serán números reales.

Magnitudes digitales: su rango de posibles valores es discreto.
Ejemplos: número de personas en un lugar, número de libros en una biblioteca, etc.

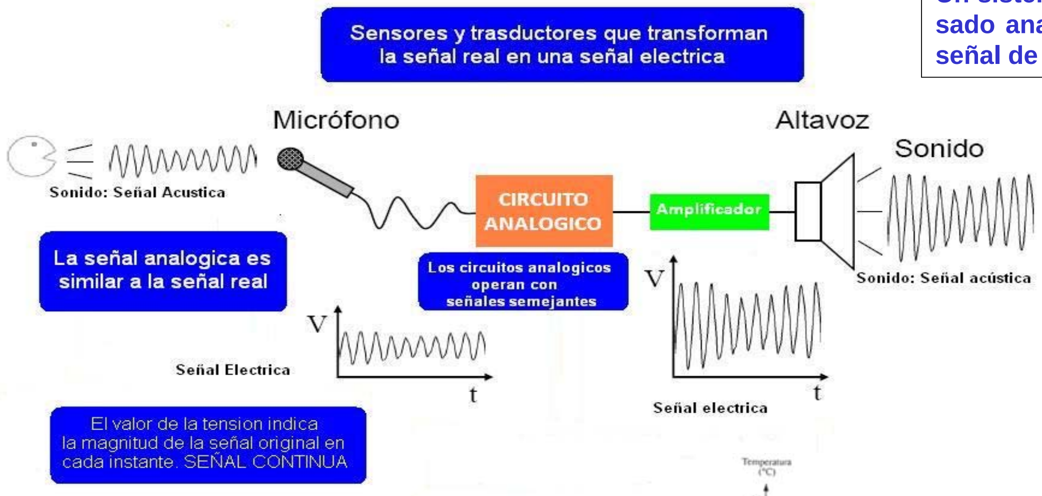
La ELECTRONICA DIGITAL es la parte de la Electrónica que trabaja con variables discretas. Este hecho implica que un pequeño cambio en alguna de las variables del circuito (siempre que no cambie su valor su característica de "discreto") no producirá un cambio apreciable en el comportamiento del circuito.

Es decir, el comportamiento del circuito no depende del valor exacto de la señal. Se corresponden matemáticamente con el concepto de números enteros.

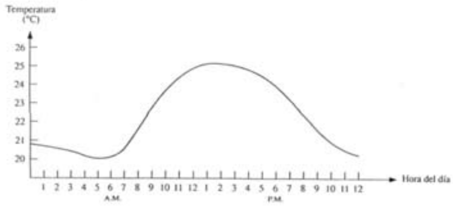
1. Introducción (III)
Analógico versus Digital (II)

Electrónica Analógica:
Trata con señales análogas a las que hay en el mundo real, modificando sus características (ej. amplificándolas).

Un sistema de procesado analógico de la señal de voz.



Magnitud analógica (temperatura del aire)



1. Introducción (IV)
Analógico versus Digital (III)

En las señales analógicas, la información se encuentra en la forma de la onda.

Inconvenientes de los sistemas analógicos son:

1. La información está ligada a la forma de la onda.

   Si la forma de onda se degrada, se pierde información.

2. Cada tipo de señal analógica necesita unos circuitos electrónicos particulares.

   No es lo mismo un sistema electrónico para audio que para vídeo, puesto que las señales tienen características completamente diferentes.

1. Introducción (V)
Analógico versus Digital (IV)

Para minimizar los inconvenientes indicados →

convertir las señales analógicas en digitales

Y posteriormente reconstruir la señal si es requerido

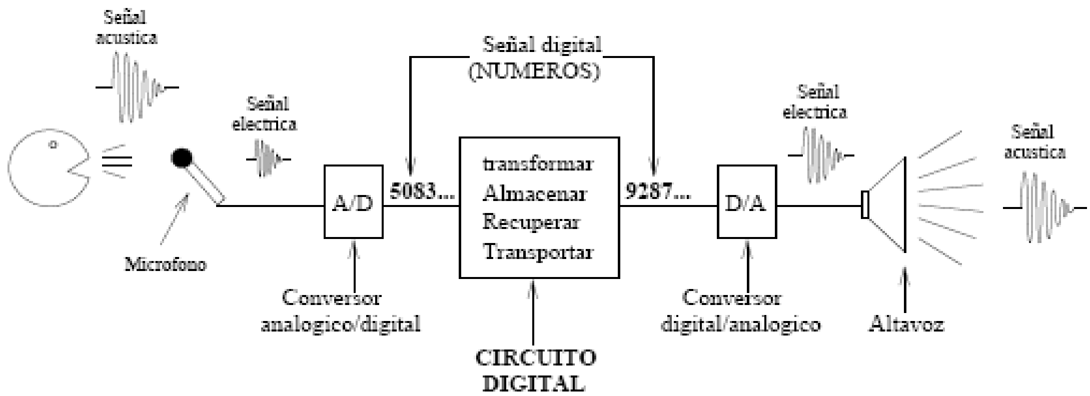
La validez de proceso de conversion analógico-digital y digital-analógico depende de la condición que impone Nyquist.

En 1927 Nyquist (ingeniero sueco) determinó que una señal analógica limitada en banda, debería ser muestreada como mínimo con una frecuencia doble que el ancho de banda de la señal, para ser convertida en una representación adecuada en forma digital.

Esta regla es ahora conocida como el teorema de muestreo de Nyquist-Shannon y garantiza que cualquier señal se puede representar mediante números, y que con estos números se puede reconstruir la señal original.

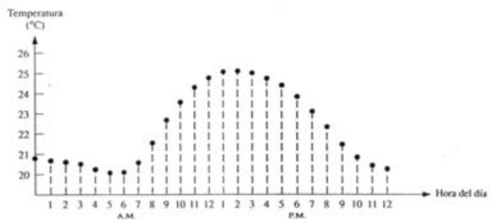
Una señal digital, es una señal que está descrita por números. La electrónica digital es la que trabaja con señales digitales.

1. Introducción (VI)
Analógico versus Digital (V)



Un sistema de tratamiento de voz, con electrónica digital

La temperatura como magnitud digital



1. Introducción (VII)
Analógico versus Digital (VI)

Analógico vs. Digital
¿Por qué del éxito de los sistemas digitales?:

- •Programables
- •Flexibilidad y funcionalidad
- •Mayor velocidad de procesamiento
- •Mayor inmunidad al ruido
- •Mayor capacidad de integración

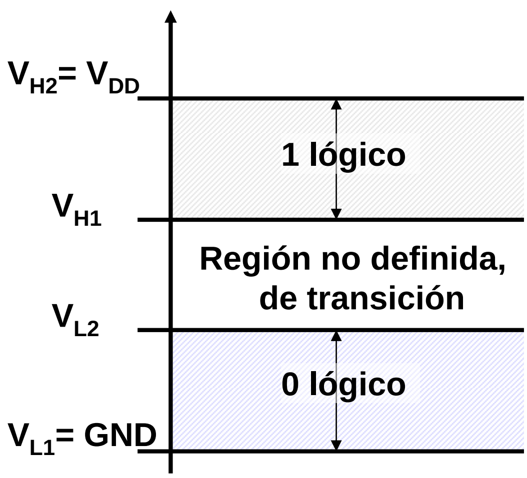
Revolución digital:

- •Cámaras Digitales
- •DVD (video)
- •CD (audio)
- •Automóviles, teléfonos, efectos especiales…

1. Introducción (VIII)
Señales y sistemas digitales (I)

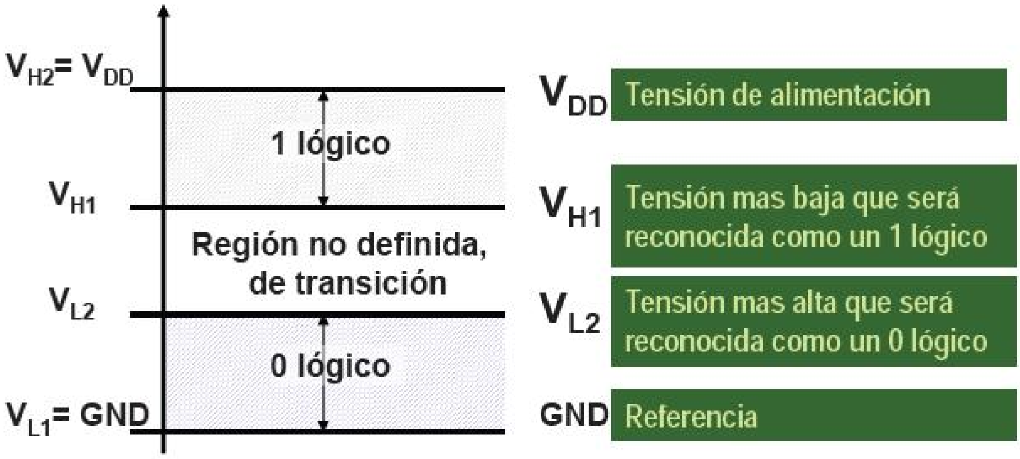
Un sistema digital es una combinación de dispositivos (eléctricos, mecánicos, fotoeléctricos,…..) ensamblados con el fin de desempeñar funciones, en las cuales, las magnitudes se representan en forma digital.

- Están diseñados para responder y producir tensiones en su entrada y salida respectivamente, que se clasifican dentro de los intervalos de tensión determinados como "0" y "1". Esto se traduce en que un circuito digital responde de la misma forma a todos los voltajes de entrada que se clasifiquen dentro del intervalo del 0 o 1 lógicos y, no diferenciará entre los voltajes de entrada que es clasifiquen dentro del 1 o 0 lógicos.



- Las características de operación en modo binario nos va a permitir utilizar como herramienta, el álgebra booleana para analizar y diseñar sistemas digitales. Los sistemas digitales son: S. Combinacionales y S. Secuenciales

1. Introducción (IX)
Señales y sistemas digitales (II)



Voltajes típicos	TTL	CMOS
V_{Hmax}	5 V	5 V
V_{Hmin}	2 V	3,5 V
Zona de incertidumbre		
V_{Lmax}	0,8 V	1 V
V_{Lmin}	0 V	0 V

1. Introducción (X)
Señales y sistemas digitales (III)

Las señales digitales consisten en **niveles de tensión** que varían entre los estados alto y bajo. Una señal digital está compuesta por una **serie de pulsos**

Formas de onda es la representación del conjunto de pulsos (tren de pulsos) que componen una señal digital

La información binaria que manejan los sistemas digitales aparece en forma de señales que representan **secuencias de bits**. Cuando la señal está en nivel alto, se representa con un 1 binario, mientras que si la señal está a a nivel bajo se indica con un 0 binario

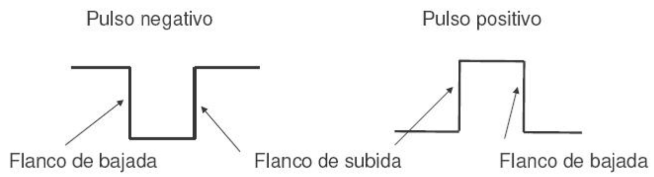
Diagrama de tiempos o cronograma es una gráfica que representa de forma precisa las relaciones temporales de varias señales y la variación de cada señal en función del tiempo

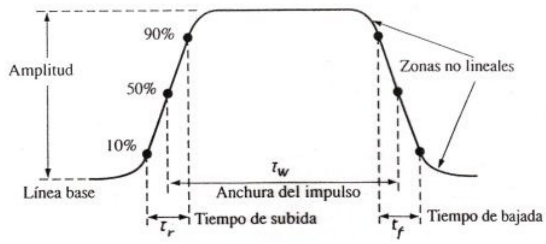
1. Introducción (XI)
Señales y sistemas digitales (IV)

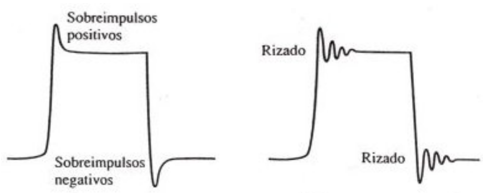
•La evolución de una señal a lo largo del tiempo es: la Forma de onda de la señal:

•Las formas de onda digitales se suelen representar en forma ideal, con transiciones instantáneas.

•Pulso: transiciones H→L (alto → bajo) y L→H (bajo → alto) (o viceversa) consecutivas y de una anchura determinada.





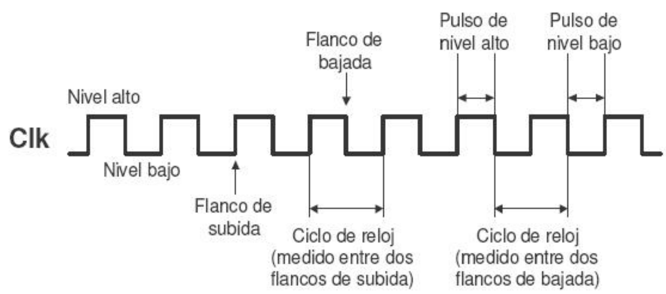


Representación de un pulso positivo no ideal

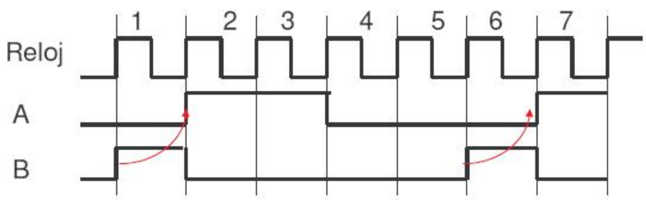
1. Introducción (XII)
Señales y sistemas digitales (V)

<u>Reloj (CLK):</u> señal que varía periódicamente de forma infinita.

• Los sistemas digitales suelen contar con una señal de reloj (o varias) que sincroniza (n) a todas las demás.



Cronograma o diagrama de tiempo: conjunto de formas de onda de varias señales de un sistema que normalmente están interrelacionadas.



Evolución de las señales:

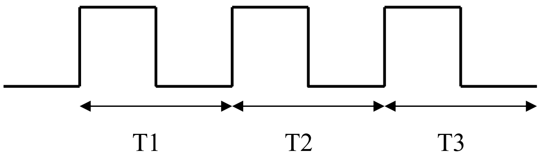
•En el periodo de reloj 1 A = "0" y B = "1".

•En el periodo 2 A = "1" y B = "0".

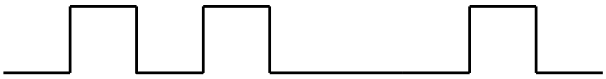
1. Introducción (XIII)
Señales y sistemas digitales (VI)

Un tren de pulsos es un conjunto de pulsos continuos en el tiempo.

Cuando los intervalos de tiempo son fijos entre ellos se forma un **tren periódico**, que queda definido mediante el valor de su periodo (T) o el de su inversa, la frecuencia (f)
Si no tiene repetición de pulsos en forma periódica, se obtiene un tren de pulsos **no periódico**.



Tren de pulsos periódico

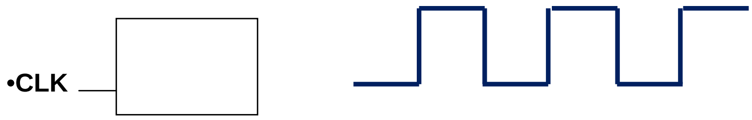


Tren de pulsos no periódico

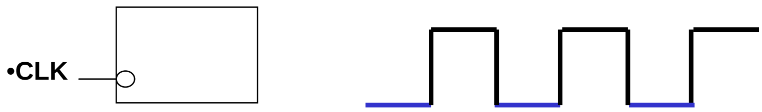
1. Introducción (XIV)
Señales y sistemas digitales (VII)

•Activación de los sistemas mediante una señal de reloj (CLK): POR NIVEL

ALTO
ϕ =1

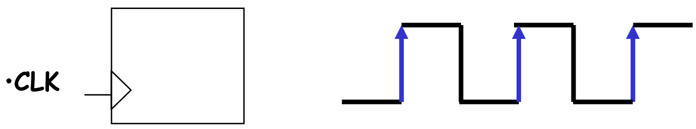


BAJO
ϕ =0

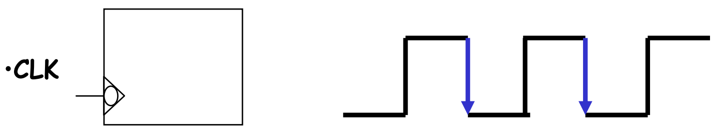


•Activación de los sistemas mediante una señal de reloj (CLK): POR FLANCO

DE SUBIDA



DE BAJADA



1. Introducción (XV)

FAMILIAS LÓGICAS: Resumen (I)

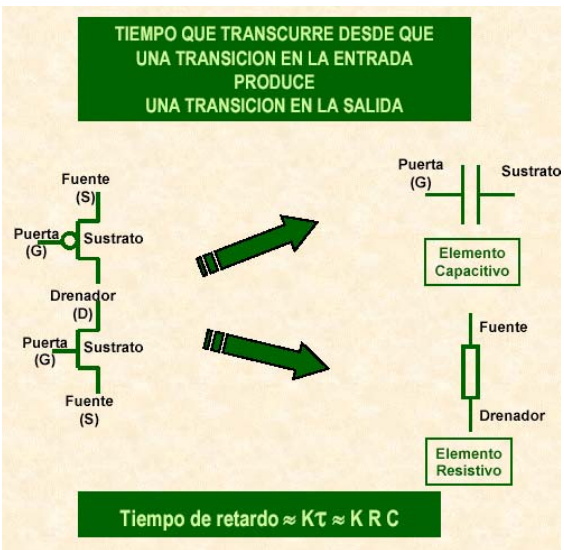
Los circuitos digitales están agrupados en familias:

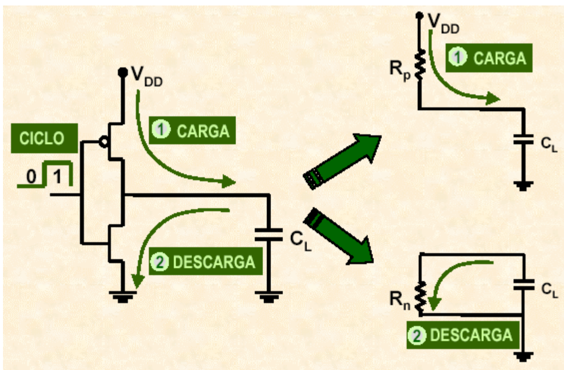
- Cada miembro de la familia, se fabrica con la misma tecnología, tiene una estructura similar y muestra las mismas características básicas
- Las características tanto eléctricas como lógicas, que son un conjunto de parámetros que discriminan a una familia. Son: tecnología de fabricación, retardos de propagación, fan-out, potencia disipada, …..
- 74HC--
  - Para elegir una familia u otra tendremos en cuenta: versatilidad lógica, velocidad, inmunidad al ruido, rango de temperaturas de operación, potencia disipada, ……..

1. Introducción (XVI)

FAMILIAS LÓGICAS: Resumen (II)

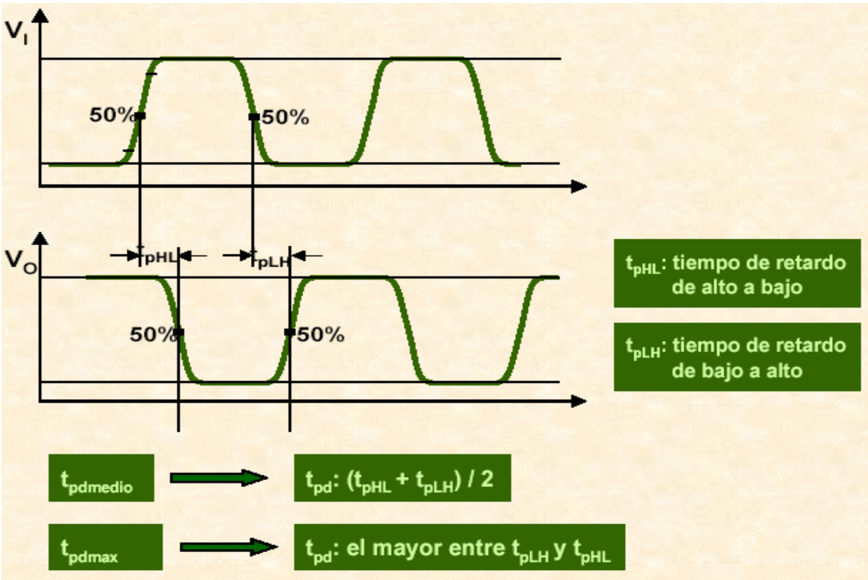
Retardos de propagación





1. Introducción (XVII)
FAMILIAS LÓGICAS: Resumen (III)

Retardos de propagación



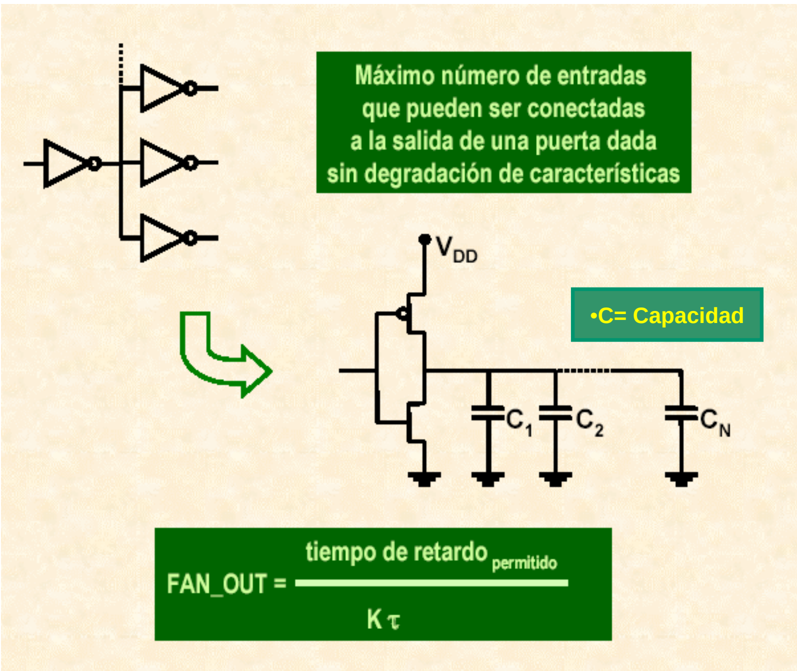
t_{pHL} = tiempo de retardo de propagación desde la entrada (V_{input}) hasta la salida (V_{output}) para obtener una transición de salida de nivel alto (H) a nivel bajo (L).

t_{pLH} = tiempo de retardo de propagación desde la entrada (V_{input}) hasta la salida (V_{output}) para obtener una transición de Salida de nivel bajo (L) a nivel alto (H).

t_{pd} = retardo de propagación (propagation delay)

1. Introducción (XVIII)
FAMILIAS LÓGICAS: Resumen (IV)

Factor de carga (FAN-OUT)



2. DEFINICIÓN DE CIRCUITO COMBINACIONAL (I)

Un circuito lógico digital es puramente combinacional si la salida del mismo, en un instante dado, depende única y exclusivamente del valor que tengan sus entradas en el momento considerado.

En un circuito combinacional, salvo por el pequeño intervalo de tiempo que tarden en propagarse las señales, desde la entrada a la salida, dada la entrada, la salida estará determinada inmediatamente.

2. CIRCUITO COMBINACIONAL (II)

De la definición de circuito combinacional, podemos deducir:

- Las funciones de salida son una combinación de las variables de entrada presentes en cada momento → se puede representar mediante Funciones Lógicas de sus variables
- Es un sistema sin memoria
- Cada combinación de entrada sólo da lugar a un valor para la salida, por tanto el funcionamiento puede representarse mediante una tabla de verdad .

2. CIRCUITO COMBINACIONAL (III)

EJEMPLO: Sea un circuito de dos entradas que nos informe en su salida si ambas entradas son iguales entre si, o no lo son.

Entradas: A, B

Salida: z

$A = B = 0 \rightarrow Z = 1$
$A = B = 1 \rightarrow Z = 1$

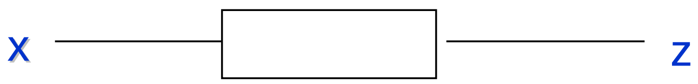
$A = 0, B = 1 \rightarrow Z = 0$
$A = 1, B = 0 \rightarrow Z = 0$

A	B	Z
0	0	1
0	1	0
1	0	0
1	1	1

$F(A,B) = Z = \bar{A}\bar{B} + AB$
$\bar{F}(A,B) = \bar{Z} = \bar{A}B + A\bar{B}$

2. CIRCUITO COMBINACIONAL (IV)

Ejemplo de un circuito que NO ES combinacional: Constrúyase un circuito que nos indique si el número total de 1´s presentados en su entrada hasta un instante determinado, es par o impar.



El sistema se puede especificar con una tabla de verdad en la que aparezcxan las variables que intervienen en el sistema

Entrada x, **salida** z, "situación del sistema en un instante t" **estado** Q

2. CIRCUITO COMBINACIONAL (V)

Tabla de verdad

	ENTRADA	SALIDA
Situación hasta el instante "t"	X(t)	Z(t)
Nº par de 1´s	0 1	par impar
Nº impar de 1´s	0 1	impar par

Consecuencias

- Este circuito no se puede representar en una tabla de verdad solamente con las variables de entrada
- Para el mismo valor de la entrada tenemos dos valores de la salida
- Tiene que recordar la información previa el instante actual: MEMORIA

3. Funciones combinacionales. Simplificación e implementación (I)

Para construir las funciones que representan a los circuitos combinacionales, se utiliza un conjunto de herramientas que permite especificar estos circuitos lógicos digitales.

SOPORTE ALGEBRAICO: ÁLGEBRA DE BOOLE.

3.1 Variables y representación de redes lógicas: Tablas de verdad, funciones, diagramas de tiempo. (I)

Un poco de historia…..

El matemático británico George Boole, publicó en 1854 la obra: INVESTIGACIÓN DE LAS LEYES DEL PENSAMIENTO, SOBRE LAS QUE SE BASAN LAS TEORÍAS MATEMÁTICAS DE LA LÓGICA Y LA PROBABILIDAD.

En esta publicación se generó la idea de "un álgebra de las operaciones lógicas" que se conoce en la actualidad como ÁLGEBRA DE BOOLE.

En 1938 Claude Shannon, publicó su tesis doctoral en el MIT ("A Symbolic Analysis of Relay and Switching Circuits") aplicando la obra de Boole al análisis y diseño de circuitos electrónicos.

3.1 Variables y representación de redes lógicas: Tablas de verdad, funciones, diagramas de tiempo. (II)

TERMINOLOGÍA:

VARIABLE: es un símbolo que se utiliza para representar magnitudes lógicas (valor puede cambiar). Se designa a_i, A_i, x_i…

Cualquier variable puede tener el valor 1 o 0

COMPLEMENTO: es el inverso de una variable y se indica mediante una barra encima de la misma $\overline{a}_i$, $\overline{x}_i$ $\bar{A}_i$ …

LITERAL: se define como una variable o el complemento de una variable

CONSTANTE: es un valor fijo (0,1)

3.1 Variables y representación de redes lógicas: Tablas de verdad, funciones, diagramas de tiempo. (III)

TERMINOLOGÍA:

OPERACIONES en el álgebra de Boole son reglas que permiten diferentes combinaciones de elementos. Las básicas son:

ADICIÓN: A+B, AUB

MULTIPLICACIÓN: A·B, AUB

INVERSIÓN: $\bar{A}$, ¬A,-A,

EXPRESIONES BOOLEANAS (Formas Booleanas, Expresiones Lógicas) son combinaciones de variables, constantes y operadores

FUNCIONES BOOLEANAS (Funciones Lógicas) son expresiones sin constantes

3.1 Variables y representación de redes lógicas: Tablas de verdad, funciones, diagramas de tiempo. (IV)

TERMINOLOGÍA:

FORMAS ESTÁNDAR DE LAS EXPRESIONES BOOLENAS: todas las expresiones booleanas independientemente de su forma pueden convertirse en: **suma de productos o producto de sumas**. Permite evaluar, simplificar e implementar expresiones booleanas de forma más sistemática.

Los términos suma o producto de una expresión si contienen todas las variables de la función afirmadas o negadas se denominan términos **canónicos** o **Minterms**, para el término producto y **Maxterms** para el término suma

TABLAS DE VERDAD es una forma de representar una expresión booleana utilizando todos los valores binarios de cada término de la expresión. Se forman con una columna por cada variable y otra para el valor de la función, y una fila por cada posible combinación de los valores de las variables.

3.2. AXIOMAS Y TEOREMAS DEL ÁLGEBRA DE BOOLE. DUALIDAD (I)

1. Ley conmutativa.

- $A+B = B+A$
- $A \cdot B = B \cdot A$

2. Ley Asociativa.

- $A+B+C= (A+B)+C= A+(B+C)$
- $A \cdot B \cdot C= (A \cdot B) \cdot C= A \cdot (B \cdot C)$

3. Ley distributiva.

- $A \cdot (B+C)= A \cdot B+A \cdot C$
- $A+(B \cdot C)= (A+B) \cdot (A+C)$

3.2. AXIOMAS Y TEOREMAS DEL ÁLGEBRA DE BOOLE. DUALIDAD (II)

4. $A+0= A$
5. $A+1= 1$
6. $A \cdot 0= 0$
7. $A \cdot 1= A$
8. $A+A= A$
9. $A+\overline{A}= 1$
10. $A \cdot A= A$
11. $A \ \overline{A} =0$
12. $A = \overline{\overline{A}}$
13. $A+\overline{A} \cdot B= A+B$
14. $A+A \cdot B= A$
15. $(A+B) \cdot (A+C)= A+B \cdot C$
16. $A \cdot (A+B)= A \cdot B$
17. $A \cdot (\overline{A}+B)= A$

3.2. AXIOMAS Y TEOREMAS DEL ÁLGEBRA DE BOOLE. DUALIDAD (III)

Teoremas de DE MORGAN

1. $\overline{A \cdot B} = \overline{A} + \overline{B}$

2. $\overline{A + B} = \overline{A} \cdot \overline{B}$

EJEMPLO:

$$Z = \overline{A + \overline{B} \cdot C} =$$

$$= \overline{A} \cdot (\overline{\overline{B} \cdot C}) = \overline{A} \cdot (\overline{\overline{B}} + \overline{C}) = \overline{A} \cdot (B + \overline{C}) = \overline{A} \cdot B + \overline{A} \cdot \overline{C}$$

3.2. AXIOMAS Y TEOREMAS DEL ÁLGEBRA DE BOOLE. DUALIDAD (IV)

PRINCIPIO DE DUALIDAD: dado un teorema del Álgebra de Boole, existe otro teorema llamado TEOREMA DUAL que se obtiene sustituyendo:

- "+" por "•"
- "•" por "+"
- "0" por "1"
- "1" por "0"

EJEMPLO: de $A+B = B+A$ **DUAL** $A \bullet B = B \bullet A$

3.3. EXPRESIONES DE FUNCIONES COMO SUMAS DE PRODUCTOS O PRODUCTOS DE SUMAS. TÉRMINOS CANÓNICOS (I)

EL ÁLGEBRA DE BOOLE proporciona una manera de expresar el funcionamiento de un circuito lógico formado por una combinación de puertas lógicas, de tal manera que la salida puede determinarse por la combinación de valores de entrada.

Cualquier circuito lógico se puede expresar mediante una EXPRESIÓN BOOLEANA.

La expresión boolena de un circuito lógico se puede desarrollar mediante una TABLA DE VERDAD. Dicho de otra forma, el funcionamiento de un circuito lógico se puede representar mediante una tabla de verdad.

3.3. EXPRESIONES DE FUNCIONES COMO SUMAS DE PRODUCTOS O PRODUCTOS DE SUMAS. TÉRMINOS CANÓNICOS (II)

- La tabla de verdad representa todos los valores posibles que puede tomar la salida de un circuito lógico, para todas y cada una de las combinaciones posibles de las variables de entrada de las que depende.

- Cualquier expresión booleana que represente el funcionamiento de un circuito lógico, se puede convertir en una SUMA DE PRODUCTOS o en un PRODUCTO DE SUMAS.

- Si todos los términos de una suma de productos o de un producto de sumas, contienen todas las variables del sistema, estén complementadas (negadas) o no, se denominan EXPRESIONES CANÓNICAS.

3.3 FUNCIONES LÓGICAS EN TÉRMINOS CANÓNICOS (III)

$F\ (x_1,x_2,x_3,x_4)$

X_1	X_2	X_3	X_4	F
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

- Suma de productos (empleando los unos)

$$F= \overline{X_1}\,\overline{X_2}\,\overline{X_3}\,\overline{X_4}+ \overline{X_1}\,\overline{X_2}\,\overline{X_3}X_4+ X_1\overline{X_2}\,\overline{X_3}\,\overline{X_4} + X_1\overline{X_2}\,\overline{X_3}X_4 + X_1\overline{X_2}X_3\overline{X_4} + X_1\overline{X_2}X_3X_4$$

- Producto de sumas (empleando los ceros)

$$F=(X_1+X_2+\overline{X_3}+X_4)(X_1+X_2+\overline{X_3}+\overline{X_4})$$
$$(X_1+\overline{X_2}+X_3+X_4)(X_1+\overline{X_2}+X_3+\overline{X_4})$$
$$(X_1+\overline{X_2}+\overline{X_3}+X_4)(X_1+\overline{X_2}+\overline{X_3}+\overline{X_4})$$
$$(\overline{X_1}+\overline{X_2}+X_3+X_4)(\overline{X_1}+\overline{X_2}+X_3+\overline{X_4})$$
$$(\overline{X_1}+\overline{X_2}+\overline{X_3}+X_4)(\overline{X_1}+\overline{X_2}+\overline{X_3}+\overline{X_4})$$

3.3 FUNCIONES LÓGICAS EN TÉRMINOS NO CANÓNICOS (IV)

- Suma de productos (empleando los unos)

$$F= X_1\overline{X_2} + \overline{X_2}\,\overline{X_3}$$

$$F= \overline{X_1}\,\overline{X_2}\,\overline{X_3}\,\overline{X_4}+ \overline{X_1}\,\overline{X_2}\,\overline{X_3}X_4+ X_1\overline{X_2}\,\overline{X_3}\,\overline{X_4} + X_1\overline{X_2}\,\overline{X_3}X_4 + X_1\overline{X_2}X_3\overline{X_4} + X_1\overline{X_2}X_3X_4$$

- Producto de sumas (empleando los ceros)

$$F= \overline{X_2}\ (X1+ \overline{X_3})$$

$$F= X_1+X_2+\overline{X_3}+X_4)(X_1+X_2+\overline{X_3}+\overline{X_4})$$
$$(X_1+\overline{X_2}+X_3+X_4)(X_1+\overline{X_2}+X_3+\overline{X_4})$$
$$(X_1+\overline{X_2}+\overline{X_3}+X_4)(X_1+\overline{X_2}+\overline{X_3}+\overline{X_4})$$
$$(\overline{X_1}+\overline{X_2}+X_3+X_4)(\overline{X_1}+\overline{X_2}+X_3+\overline{X_4})$$
$$(\overline{X_1}+\overline{X_2}+\overline{X_3}+X_4)(\overline{X_1}+\overline{X_2}+\overline{X_3}+\overline{X_4})$$

3.3 FUNCIONES LÓGICAS Y TABLAS DE VERDAD (V)

- Si la suma o el producto está formada por términos que contienen todas las variables, negadas o sin negar, tenemos: SUMA CANÓNICA O PRODUCTO CANÓNICO
- Cada PRODUCTO CANONICO corresponde a una fila de la tabla de verdad, en la cual la función toma el valor "1"
- Cada SUMA CANÓNICA corresponde a una fila de la tabla de verdad, en la cual la función toma el valor "0"

3.4 SIMPLIFICACIÓN DE FUNCIONES. MAPAS DE KARNAUG (I)

Procedimiento de reducción de las expresiones lógicas mediante una tabla.

Sea P $(c_1c_2c_3)$

c_1	c_2	c_3	P
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

P_1	C_2C_3			
C_1	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$P = C_1C_2 + C_1C_3 + C_2C_3$

3.4 SIMPLIFICACIÓN DE FUNCIONES. MAPAS DE KARNAUG (II)

S $(a_1a_0b_1b_0)$

a_1	a_0	b_1	b_0	S
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

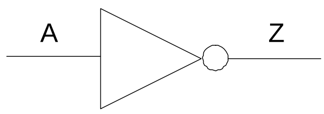
S	$b_1 b_0$			
$a_1 a_0$	00	01	11	10
00	1	1	1	1
01	0	1	1	1
11	0	0	1	0
10	0	0	1	1

$S\,(a_1a_0b_1b_0) = \overline{a_1}\,\overline{a_0} + \overline{a_1}b_1 + \overline{a_0}b_1 + \overline{a_1}b_0 + b_1b_0$

3.5 IMPLEMENTACIÓN: PUERTAS LÓGICAS BÁSICAS (I)

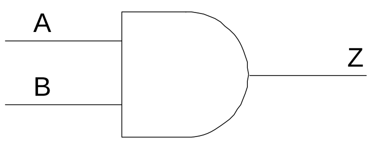
Función | **Operación** | **Símbolo** | **Tabla de verdad**

NOT $Z = \overline{A}$



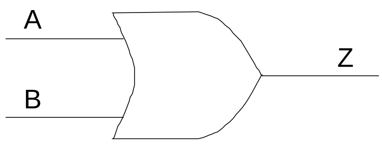
A	Z
0	1
1	0

AND $Z = A \cdot B$



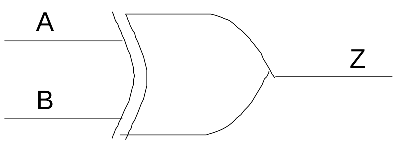
A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1

OR $Z = A + B$



A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1

XOR $Z = A \oplus B$

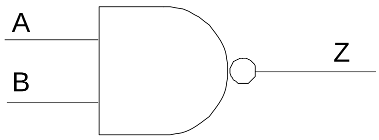


A	B	Z
0	0	0
0	1	1
1	0	1
1	1	0

3.5 IMPLEMENTACIÓN: PUERTAS LÓGICAS BÁSICAS (II)

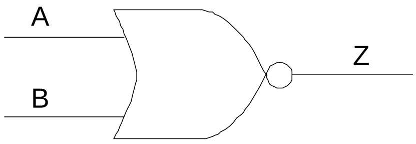
Función **Operación** **Símbolo** **Tabla de verdad**

NAND $Z = \overline{A \cdot B}$



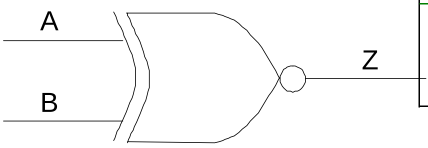
A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

NOR $Z = \overline{A + B}$



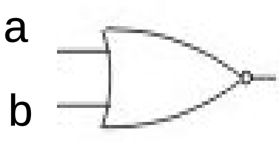
A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

XNOR $Z = \overline{A \oplus B}$

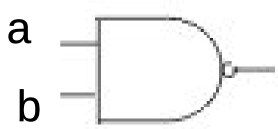


A	B	Z
0	0	1
0	1	0
1	0	0
1	1	1

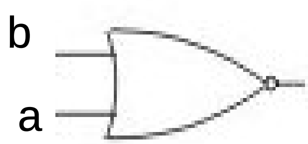
3.5 IMPLEMENTACIÓN DE AXIOMAS DE ÁLGEBRA DE BOOLE (III)



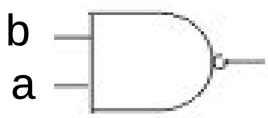
$z = \overline{a+b}$



$z = \overline{a.b}$



$z = \overline{b+a}$



$z = \overline{b.a}$

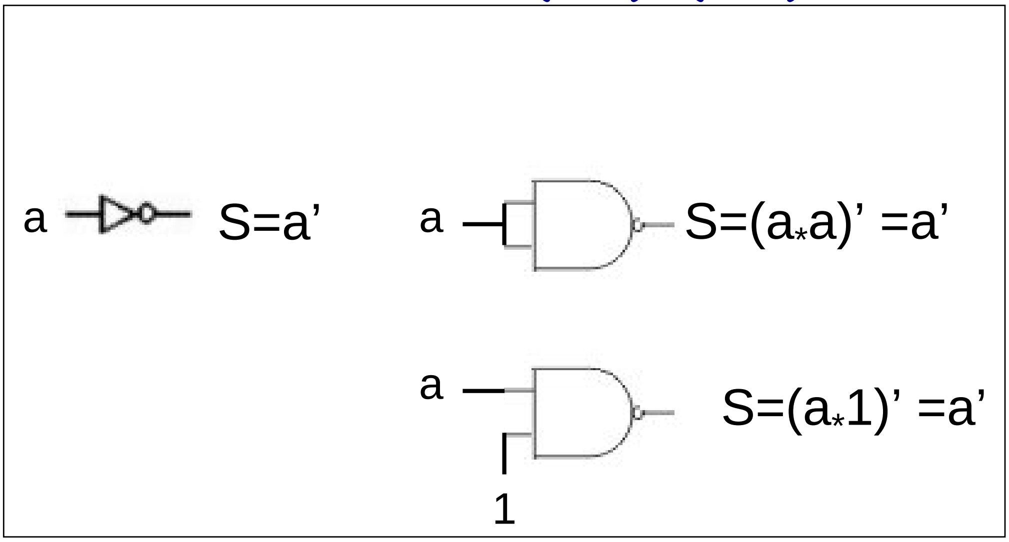
Conmutativa de la suma

Conmutativa del producto

3.5 IMPLEMENTACIÓN DE AXIOMAS DE ÁLGEBRA DE BOOLE (IV)

T7 y T10

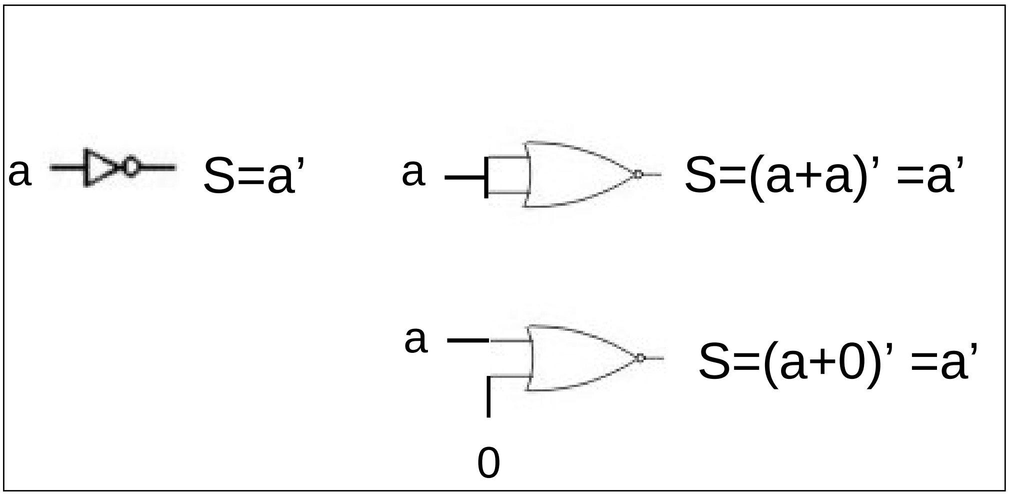
NOT: **$S=a'=(a*a)'=(a*1)'$**



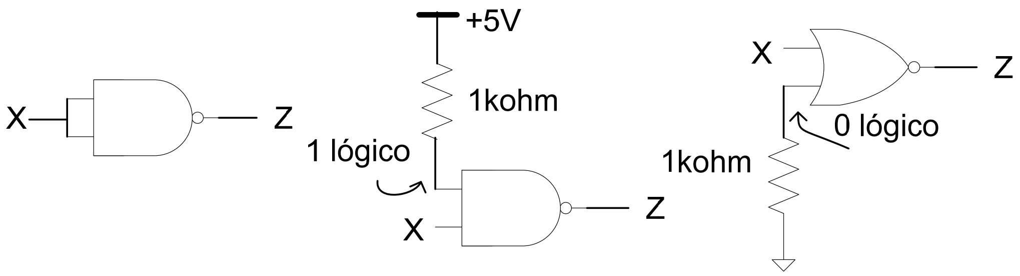
3.5 IMPLEMENTACIÓN DE AXIOMAS DE ÁLGEBRA DE BOOLE (V)

T4 Y T8

NOT: **$S=a'=(a+a)'=(a+0)'$**



3.5 IMPLEMENTACIÓN DE FUNCIONES CON PUERTAS LÓGICAS BÁSICAS (VI)



a) b) c)

ENTRADAS NO UTILIZADAS:

a) Dos entradas unidas

b) NAND con entrada de valor alto

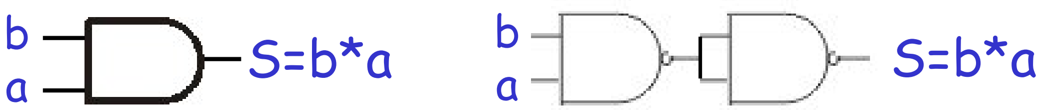
c) NOR con entrada a valor bajo

$$Z = \overline{X}$$

3.5 IMPLEMENTACIÓN DE FUNCIONES CON PUERTAS LÓGICAS BÁSICAS (VII)

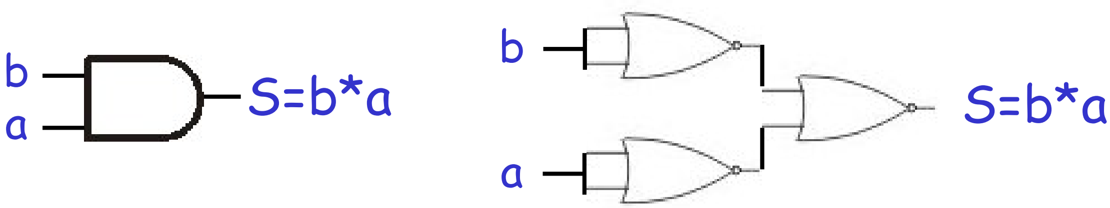
IMPLEMENTACIÓN DE UNA PUERTA LÓGICA CON PUERTAS NAND

AND: **S=b*a=((b*a)')'**

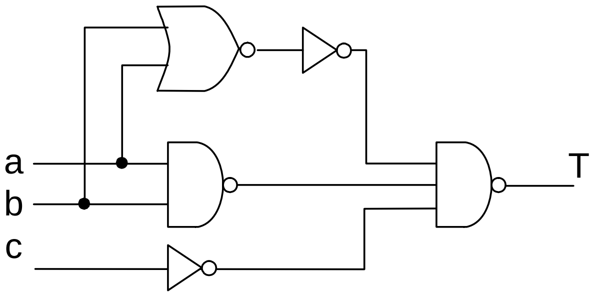


IMPLEMENTACIÓN DE UNA PUERTA LÓGICA CON PUERTAS NOR

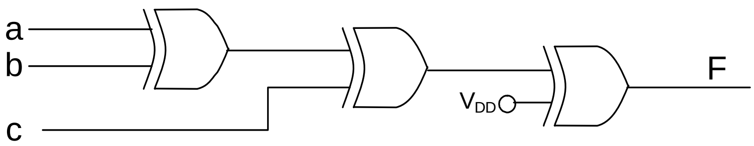
AND: **S=b*a=((b*a)')'=((b'+a')'**



3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (VIII)

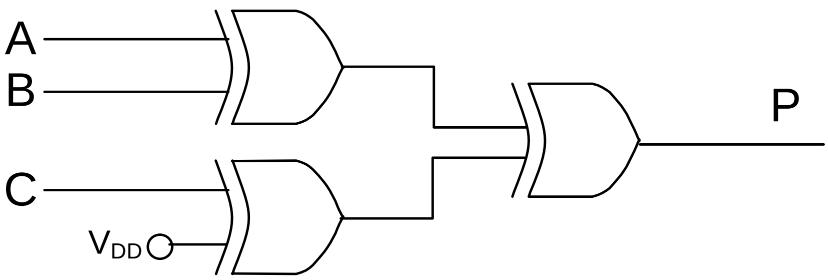


$$T(a\ b\ c) = ab + \bar{a}\bar{b} + c$$



$$F(a\ b\ c) = ((a \oplus b) \oplus c) \oplus 1) = \overline{a \oplus b \oplus c}$$

3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (IX)



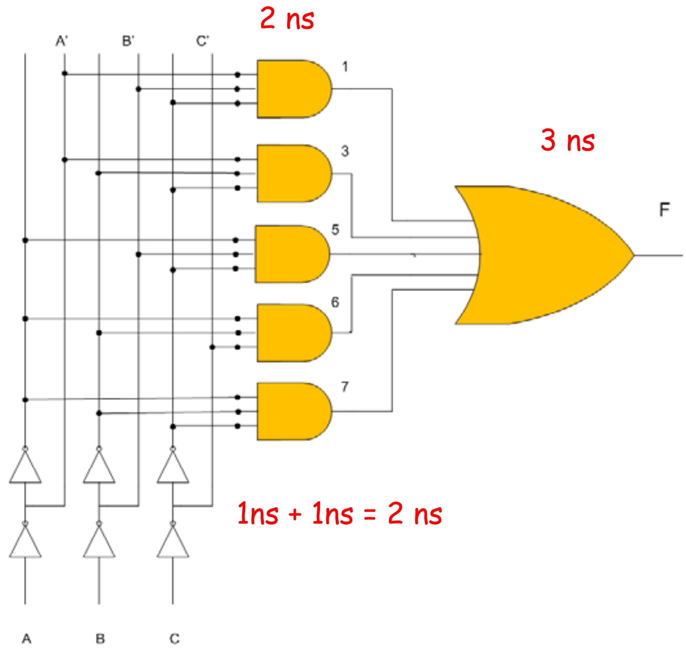
$$P(A\ B\ C) = (A \oplus B) \oplus (C \oplus 1)$$

3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (X)

Implementación , con puertas AND y OR con cualquier nº de entradas, de la función: **F (A,B,C) = AB'C + A'B'C + A'BC + A'B'C + ABC + ABC'**

- F(A,B,C) = Σ (1,3,5,6,7)
- 2 niveles de puertas sin contar los inversores
- Suponiendo que los retardos asociados a las puertas son:
  - Inversores 1ns
  - AND 2ns
  - OR 3ns

RETARDO TOTAL: 7 ns

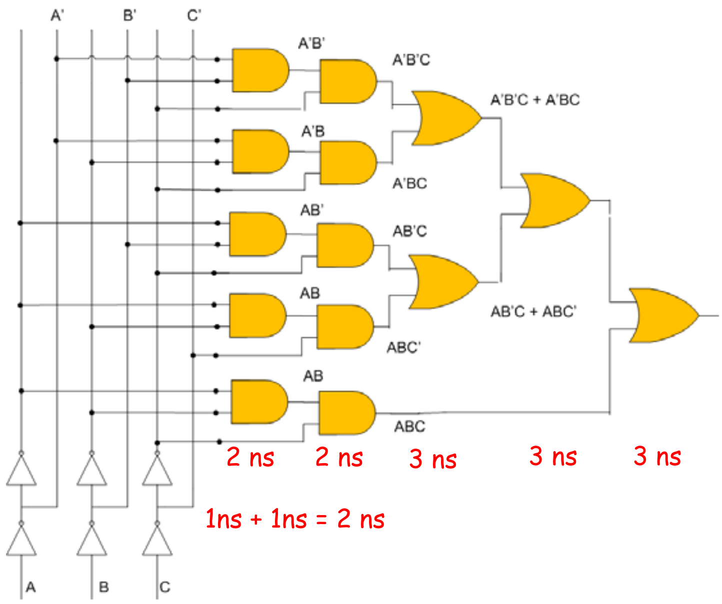


3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (XI)

Implementación , con puertas AND y OR de 2 entradas, de la función: **F (A,B,C) = AB'C + A'B'C + A'BC + A'B'C + ABC + ABC'**

- F(A,B,C) = Σ (1,3,5,6,7)
- 5 niveles de puertas sin contar los inversores
- Suponiendo que los retardos asociados a las puertas son:
  - Inversores 1ns
  - AND 2ns
  - OR 3ns

RETARDO TOTAL: 15 ns

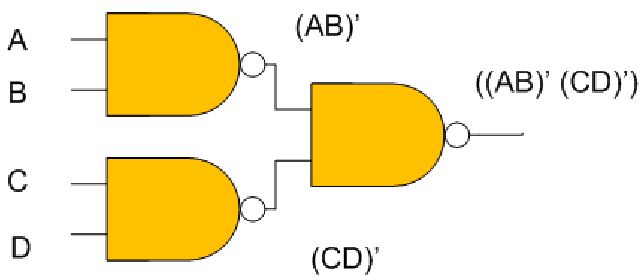


3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (XII)

Sea la función: **F(ABCD) = AB + CD**

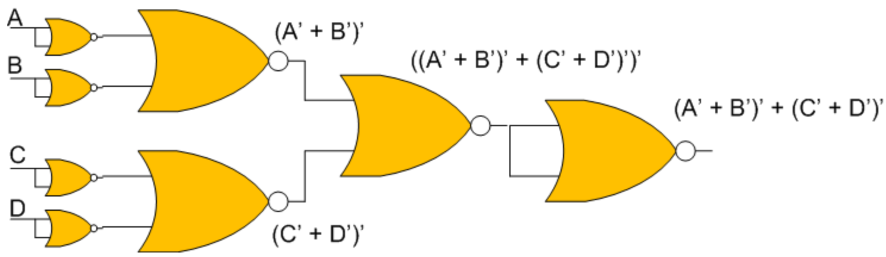
IMPLEMENTACIÓN CON PUERTAS NAND

F'' = (AB + CD)''
F = ((AB)' (CD)')'



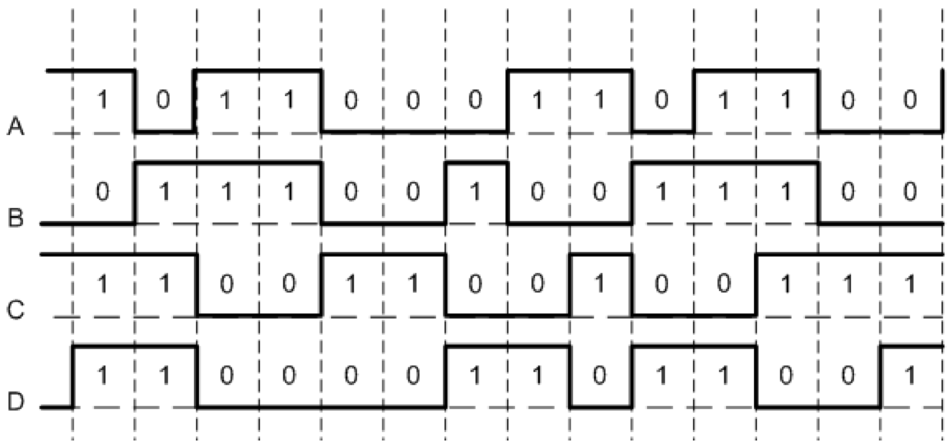
IMPLEMENTACIÓN CON PUERTAS NOR

F'' = (AB + CD)''
F = ((AB)' (CD)')'
F = ((A' + B') (C' + D'))'
F = (A' + B')' + (C' + D')'



3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (XIII)

Sea la función **F(A,B,C,D) = A´B´C+A´BD+ ABD´+B´CD´+AB´C´D**
Dibújese la forma de onda de la salida cuando las entradas evolucionan según se indica a continuación



3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (XIV)

$$F(A,B,C,D) = A'B'C+A'BD+ABD'+B'CD'+AB'C'D$$

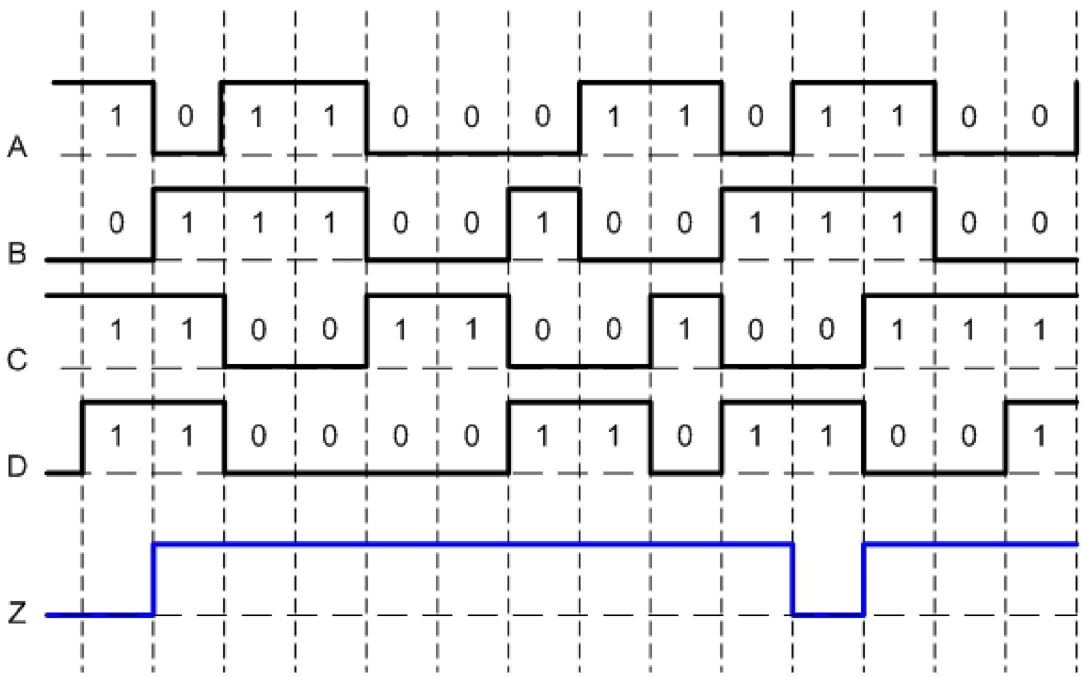
$$F=A'B'CD+A'B'CD'+A'BCD+A'BC'D+ABCD'+ABC'D'+AB'CD'+A'B'CD'+AB'C'D$$

$$F(A,B,C,D) = \Sigma\,(2,3,5,7,9,10,11,13)$$

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (XV)

$$F=A'B'CD+A'B'CD'+A'BCD+A'BC'D+ABCD'+ABC'D'+AB'CD'+A'B'CD'+AB'C'D$$



3.5 IMPLEMENTACIÓN DE FUNCIONES COMBINACIONALES (XVI)

EJEMPLOS para trabajo personal. Sean las funciones:

1.- $F(x,y,z,t) = x\cdot(y+z)\cdot t$

2.- $F(a,b,c) = \overline{ab + ac}$

3.- $F(a,b) = a \text{ XOR } b = \bar{a}b + a\bar{b}$

Impleméntense:

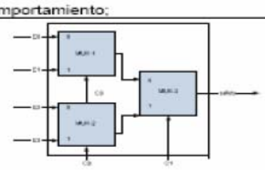
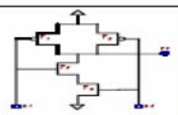
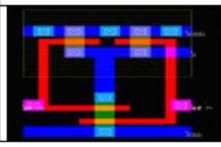
a) Con cualquier tipo de puertas con el nº de entradas que se desee

b) Con puertas NAND

C) Con puertas NOR

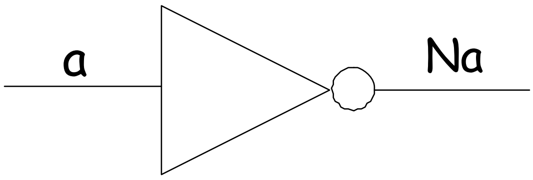
3.5 IMPLEMENTACIÓN CON LENGUAJES DE ALTO NIVEL LENGUALES DE DESCRIPCIÓN HARDWARE: Características (XVII)

Descripcion y simulación de circuitos combinando diferentes niveles de abstracción

NIVELES DE ABSTRACCION		
Especificaciones	Función: Multiplexor Prestaciones: 3 MHZ Limitaciones: Bajo consumo	
Comportamiento	Programa software ejecutable	PROCESS (entrada,control) BEGIN CASE control IS WHEN "00" => salida <= entrada(0) ; WHEN "01" => salida <= entrada(1); WHEN "10" => salida <= entrada(2); WHEN "11" => salida <= entrada(3); WHEN OTHERS => salida <= 'X'; END CASE; END PROCESS; END comportamiento;
Transferencia entre registros	Estructura de bloques	
Lógico	Tablas de verdad	Control (C) / salida: 0 → E0; 1 → E1
Circuito	Transistores Dispositivos reconfigurables	 
Layout	Mascaras y geometría Bits de programación	 000111100 101010101 010101010 101010101 0…..

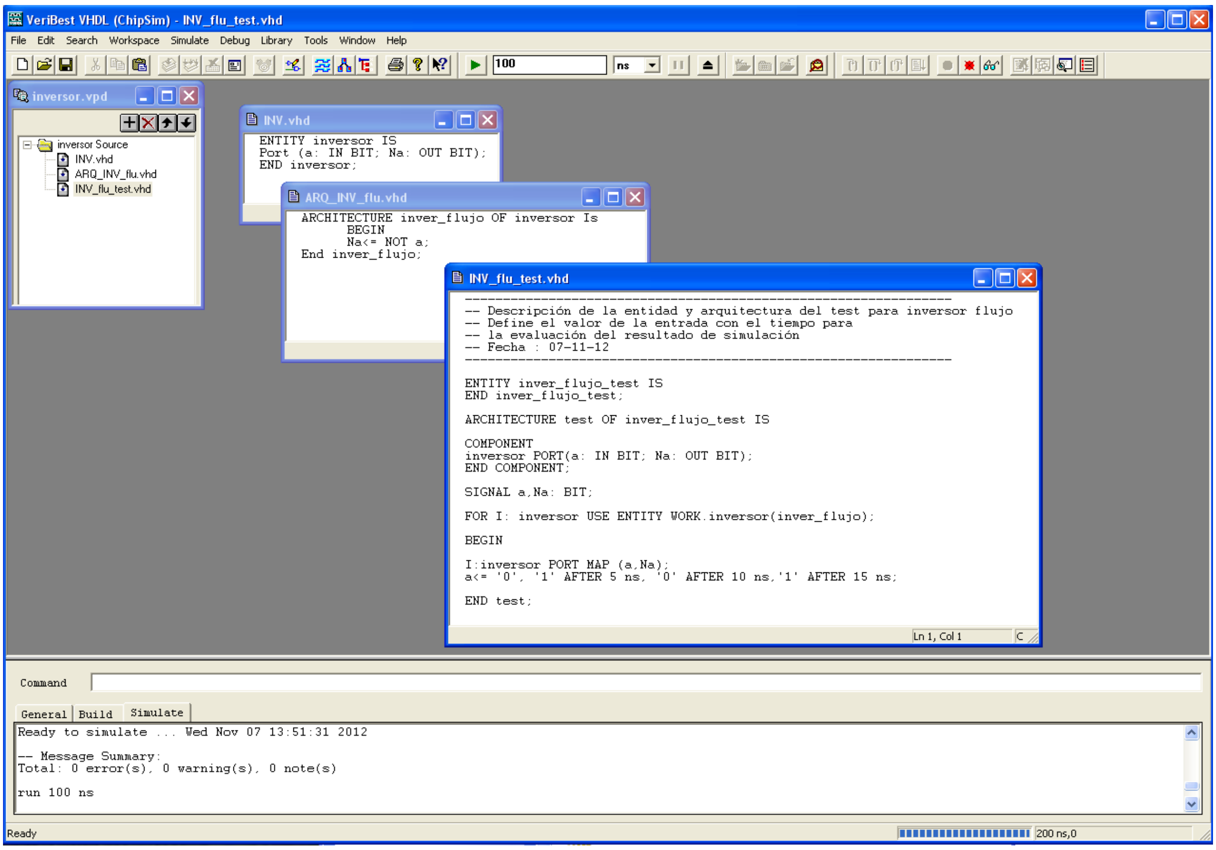
ESPECIFICACIÓN Y SIMULACIÓN : INVERSOR

El principal dominio de aplicación de los lenguajes de alto nivel es el modelado de dispositivos *hardware*, para la comprobación de su funcionalidad. Dado que es un lenguaje con una semántica orientada a la simulación, posteriormente al modelado, se pueden simular.



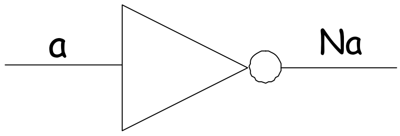
a	Na
0	1
1	0

Herramienta VeriBest VHDL.



3.5 IMPLEMENTACIÓN: LENGUAJE DE ALTO NIVEL (IV)

ESPECIFICACIÓN DEL INVERSOR



a	Na
0	1
1	0

```
ENTITY inversor IS
Port (a: IN BIT; Na: OUT BIT);
END inversor;
```

```
ARCHITECTURE inver_flujo OF inversor Is
   BEGIN
   Na<= NOT a;
END inver_flujo;
```

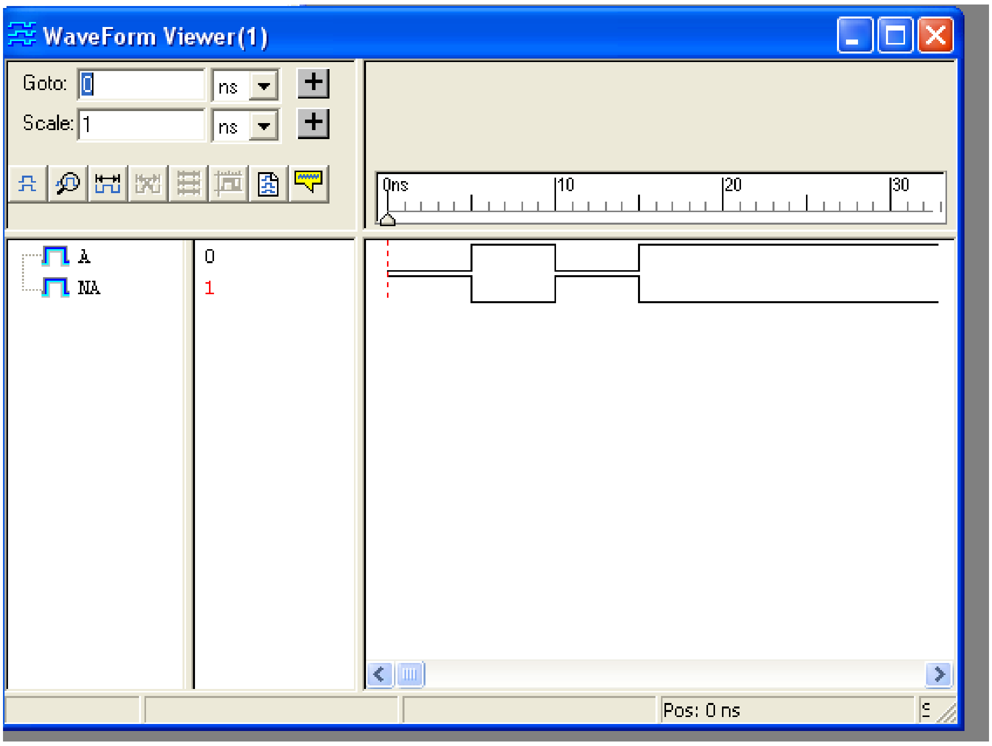

3.5 IMPLEMENTACIÓN: LENGUAJE DE ALTO NIVEL (V)

ESPECIFICACIÓN del INVERSOR: FICHERO DE TEST

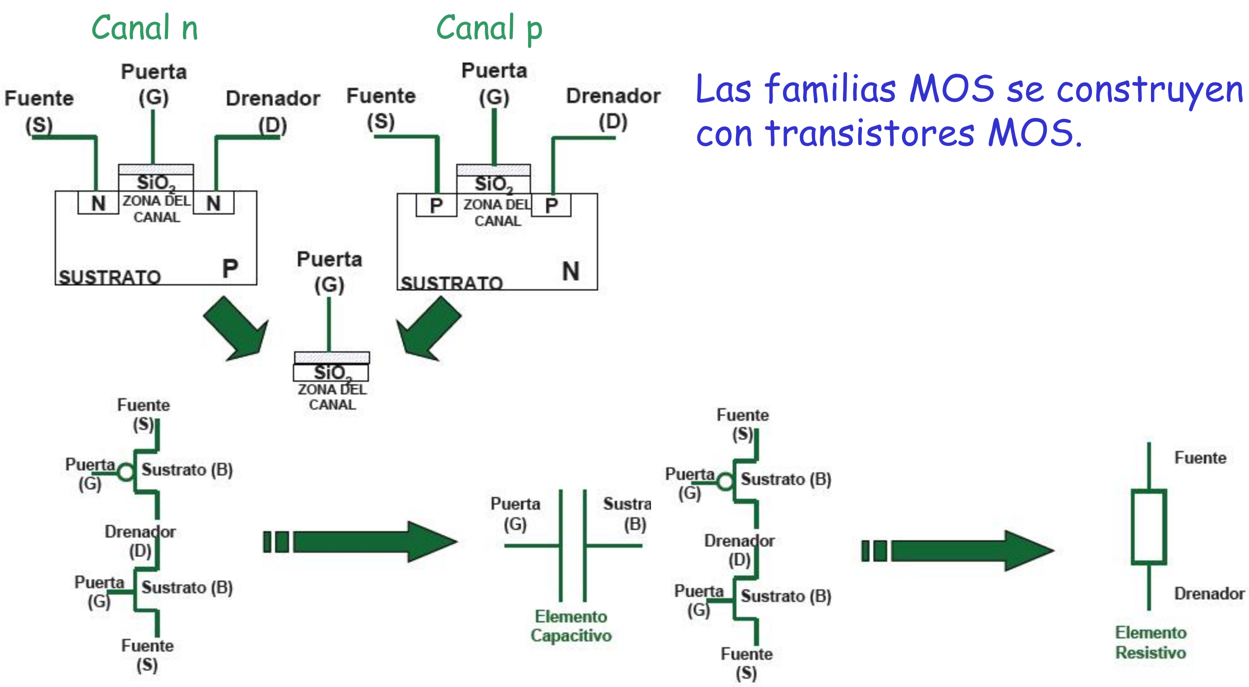
```
ENTITY inver_flujo_test IS
END inver_flujo_test;

ARCHITECTURE test OF inver_flujo_test IS
COMPONENT
inversor PORT(a: IN BIT; Na: OUT BIT);
END COMPONENT;
SIGNAL a, Na: BIT;
FOR I: inversor USE ENTITY WORK.inversor(inver_flujo);
BEGIN
I:inversor PORT MAP (a, Na);
a<= '0', '1' AFTER 5 ns, '0' AFTER 10 ns,'1' AFTER 15 ns;
END test;
```

3.5 IMPLEMENTACIÓN: LENGUAJE DE ALTO NIVEL (VI)

SIMULACIÓN DEL INVERSOR: CRONOGRAMA



3.5 IMPLEMENTACIÓN MEDIANTE TECNOLOGÍAS MOS (REPASO de FFyTI) (I)



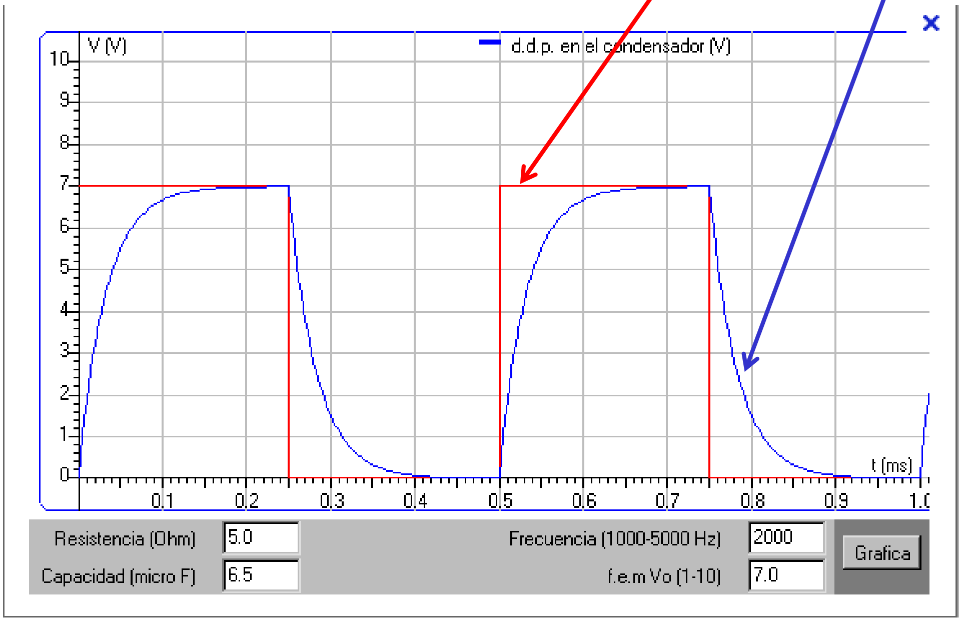
Las familias MOS se construyen con transistores MOS.

3.5 IMPLEMENTACIÓN MEDIANTE TECNOLOGÍAS MOS
(REPASO de FFyTI) (II)

:

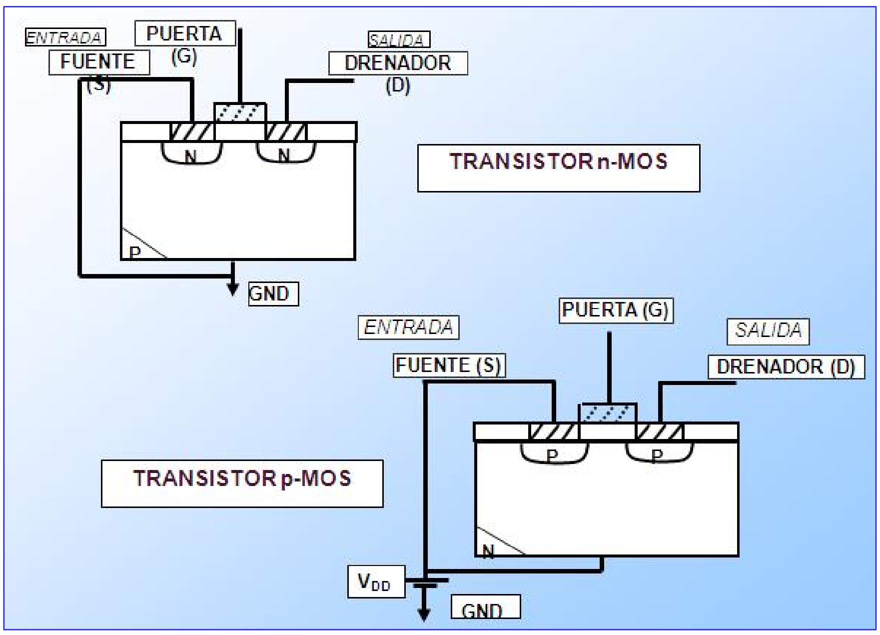
MODELO IDEAL DE TRANSISTOR: Las señales se consideran discretas
(Vdd – V_H : voltaje alto - 1 lógico – Verdadero)
(GND - V_L : voltaje bajo – 0 lógico – Falso)

Ideal Real

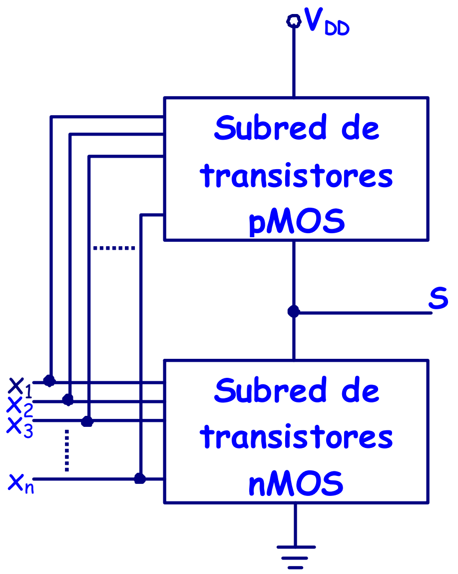


3.5 IMPLEMENTACIÓN MEDIANTE TECNOLOGÍAS MOS
(REPASO de FFyTI) (III)

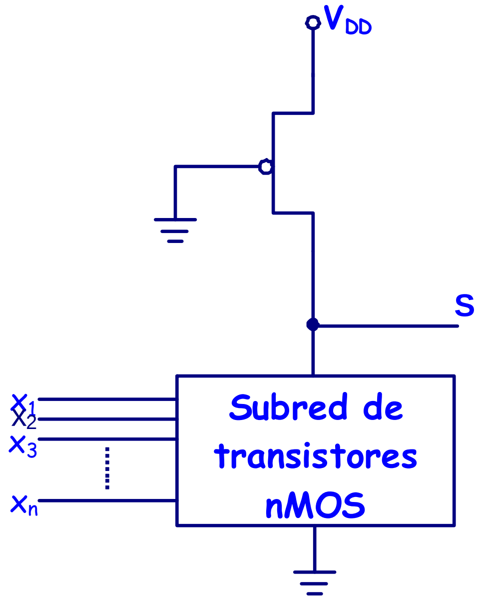
La familia CMOS, se construye con utilizando el mismo número de transistores de canal p que de canal n.



3.5 IMPLEMENTACIÓN MEDIANTE TECNOLOGÍAS MOS (REPASO de FFyTI) (IV)

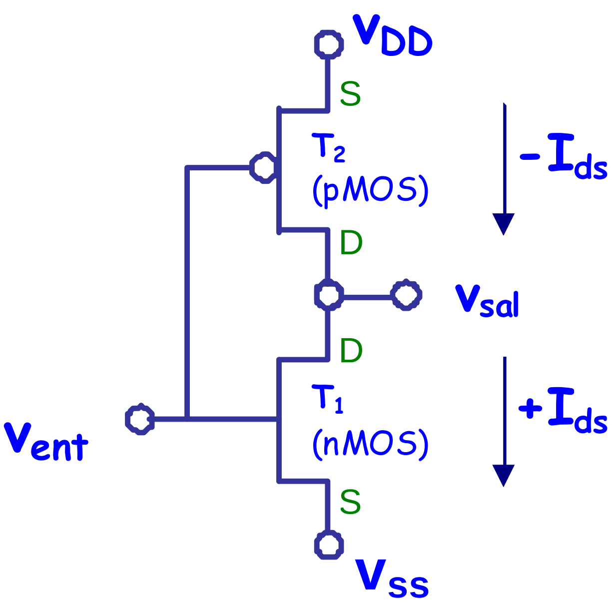


Tecnología CMOS



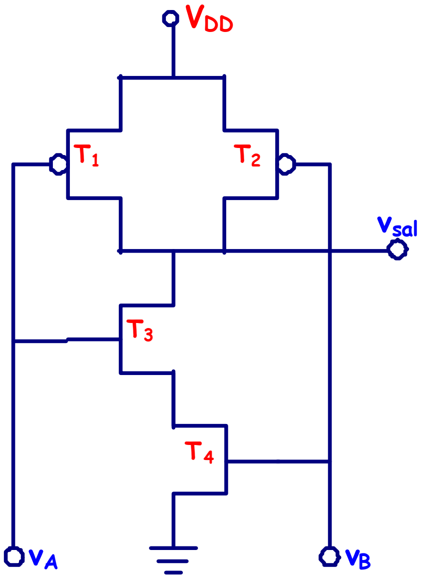
Tecnología pseudo-nMOS

3.5 IMPLEMENTACIÓN MEDIANTE TECNOLOGÍAS MOS (REPASO de FFyTI) (V)

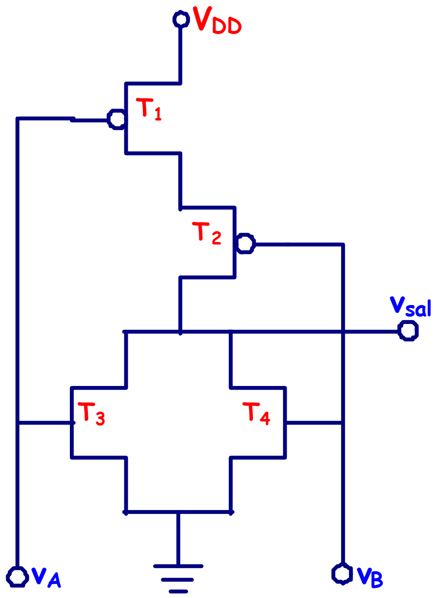


INVERSOR CMOS

3.5 IMPLEMENTACIÓN MEDIANTE TECNOLOGÍAS MOS (REPASO de FFyTI) (VI)

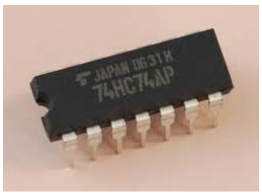


Puerta NAND



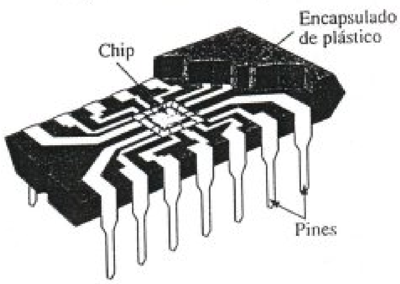
Puerta NOR

3.5 IMPLEMENTACIÓN MEDIANTE CIRCUITOS INTEGRADOS (I)

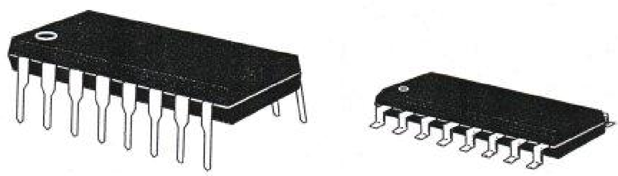


CIRCUITOS DIGITALES INTEGRADOS

Realizan funciones lógicas.
Características: - tamaño reducido
- alta fiabilidad
- bajo coste
- bajo consumo de potencia



ENCAPSULADOS DE CI



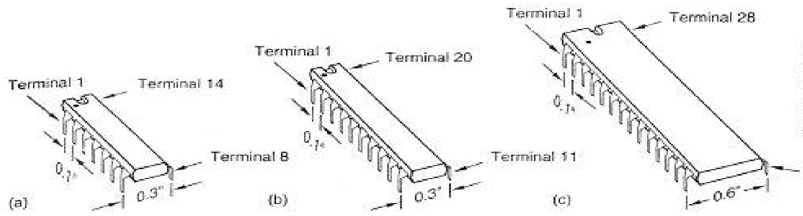
(a) Encapsulado DIP

(b)Encapsulado SOIC

NUMERACIÓN DE LOS PINES

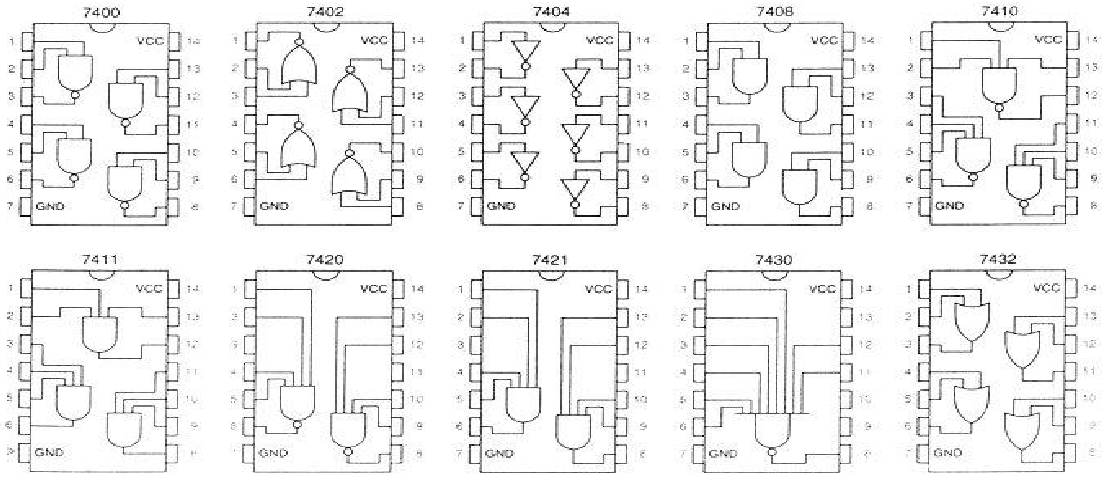
DIP o SOIC

3.5 IMPLEMENTACIÓN MEDIANTE CIRCUITOS INTEGRADOS (II)

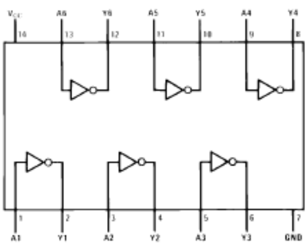


Encapsulados con terminales en doble línea (DIP, dual in-line pin): a) 14 terminales; b) 20 terminales; c) 28 terminales.

Diagramas de terminales para varios CIs SSI de la serie 7400.

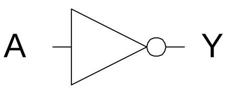


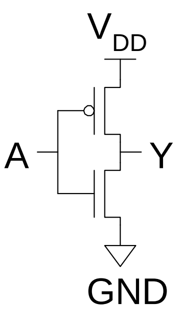
3.5 IMPLEMENTACIÓN MEDIANTE CIRCUITOS INTEGRADOS: EL INVERSOR 74HC04 (III)



•6 INVERSORES

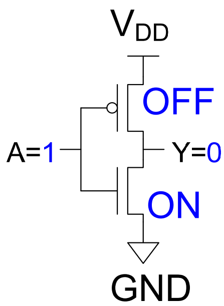
A	Y
0	1
1	0

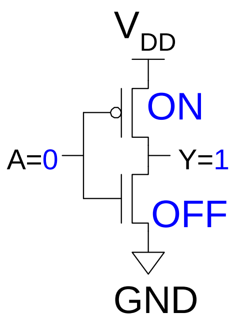




A	Y
1	**0**

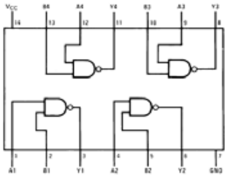
A	Y
0	**1**

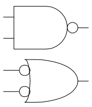




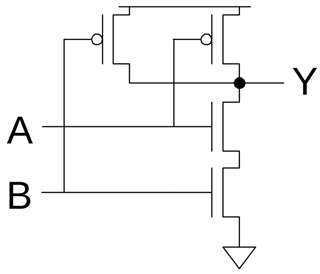
3.5 IMPLEMENTACIÓN MEDIANTE CIRCUITOS INTEGRADOS: LA PUERTA NAND 74HC00 (IV)

A	B	Y
0	0	
0	1	
1	0	
1	1	





•4 puertas NAND de
•2 entradas

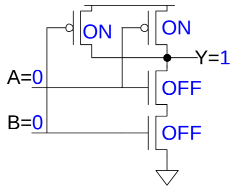


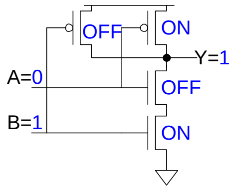
A	B	Y
0	**0**	**1**
0	1	
1	0	
1	1	

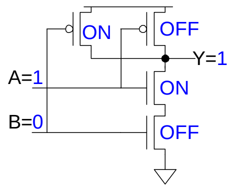
A	B	Y
0	0	1
0	**1**	**1**
1	0	
1	1	

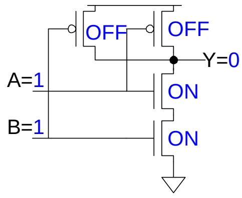
A	B	Y
0	**0**	**1**
0	1	1
1	0	1
1	1	

A	B	Y
0	0	1
0	**1**	**1**
1	0	1
1	1	0

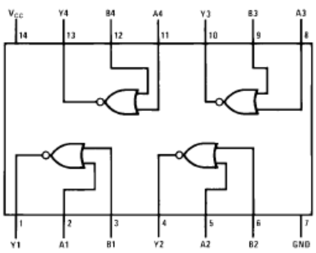




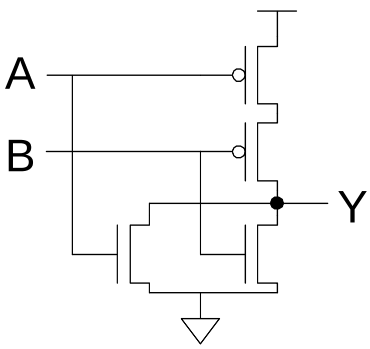




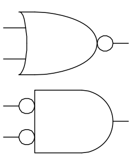
3.5 IMPLEMENTACIÓN MEDIANTE CIRCUITOS INTEGRADOS: LA PUERTA NOR 74HC02 (V)



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0



•4 puertas NOR de
•2 entradas



3.5 IMPLEMENTACIÓN MEDIANTE CIRCUITOS INTEGRADOS:

EL INVERSOR 74HC04 (VI)

TC74HC04AP,TC74HC04AF,TC74HC04AFN

Hex Inverter

The TC74HC04A is a high speed CMOS INVERTER fabricated with silicon gate C^2MOS technology.

It achieves the high speed operation similar to equivalent LSTTL while maintaining the CMOS low power dissipation.

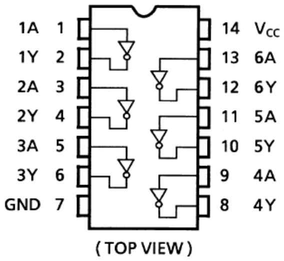
The internal circuit is composed of 3 stages, including buffered output, which provide high noise immunity and stable output.

All inputs are equipped with protection circuits against satic discharge or transient excess voltage.

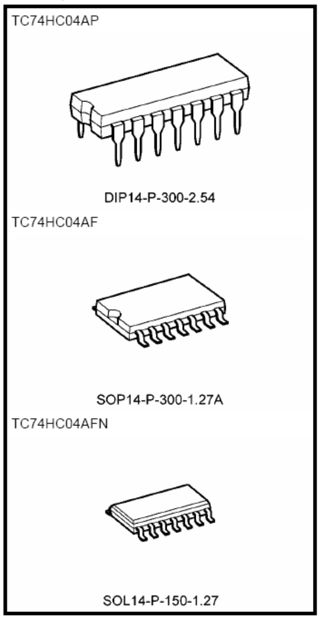
Features

- High speed: t_{pd} = 6 ns (typ.) at V_{CC} = 5 V
- Low power dissipation: I_{CC} = 1 μA (max) at Ta = 25°C
- High noise immunity: $V_{NIH} = V_{NIL}$ = 28% V_{CC} (min)
- Output drive capability: 10 LSTTL loads
- Symmetrical output impedance: $|I_{OH}| = I_{OL}$ = 4 mA (min)
- Balanced propagation delays: $t_{pLH} \simeq t_{pHL}$
- Wide operating voltage range: V_{CC} (opr) = 2 to 6 V
- Pin and function compatible with 74LS04

Pin Assignment



Note: xxxFN (JEDEC SOP) is not available in Japan.



Weight
DIP14-P-300-2.54 : 0.96 g (typ.)
SOP14-P-300-1.27A : 0.18 g (typ.)
SOL14-P-150-1.27 : 0.12 g (typ.)

3.5 IMPLE. MEDIANTE CIRCUITOS INTEGRADOS: EL INVERSOR 74HC04 (VII)

Absolute Maximum Ratings (Note 1)

Characteristics	Symbol	Rating	Unit
Supply voltage range	V_{CC}	−0.5 to 7	V
DC input voltage	V_{IN}	−0.5 to V_{CC} + 0.5	V
DC output voltage	V_{OUT}	−0.5 to V_{CC} + 0.5	V
Input diode current	I_{IK}	±20	mA
Output diode current	I_{OK}	±20	mA
DC output current	I_{OUT}	±25	mA
DC V_{CC}/ground current	I_{CC}	±50	mA
Power dissipation	P_D	500 (DIP) (Note 2)/180 (SOP)	mW
Storage temperature	T_{stg}	−65 to 150	°C

Operating Ranges (Note)

Characteristics	Symbol	Rating	Unit
Supply voltage	V_{CC}	2 to 6	V
Input voltage	V_{IN}	0 to V_{CC}	V
Output voltage	V_{OUT}	0 to V_{CC}	V
Operating temperature	T_{opr}	−40 to 85	°C
Input rise and fall time	t_r, t_f	0 to 1000 (V_{CC} = 2.0 V) 0 to 500 (V_{CC} = 4.5 V) 0 to 400 (V_{CC} = 6.0 V)	ns

3.5 IMPLEM. MEDIANTE CIRCUITOS INTEGRADOS: EL INVERSOR 74HC04 (VIII)

Electrical Characteristics

DC Characteristics

Characteristics	Symbol	Test Condition		V_{CC} (V)	Ta = 25°C Min	Ta = 25°C Typ.	Ta = 25°C Max	Ta = –40 to 85°C Min	Ta = –40 to 85°C Max	Unit
High-level input voltage	V_{IH}	—		2.0	1.50	—	—	1.50	—	V
				4.5	3.15	—	—	3.15	—	
				6.0	4.20	—	—	4.20	—	
Low-level input voltage	V_{IL}	—		2.0	—	—	0.50	—	0.50	V
				4.5	—	—	1.35	—	1.35	
				6.0	—	—	1.80	—	1.80	
High-level output voltage	V_{OH}	$V_{IN} = V_{IH}$ or V_{IL}	$I_{OH} = -20\ \mu A$	2.0	1.9	2.0	—	1.9	—	V
				4.5	4.4	4.5	—	4.4	—	
				6.0	5.9	6.0	—	5.9	—	
			$I_{OH} = -4$ mA	4.5	4.18	4.31	—	4.13	—	
			$I_{OH} = -5.2$ mA	6.0	5.68	5.80	—	5.63	—	
Low-level output voltage	V_{OL}	$V_{IN} = V_{IH}$ or V_{IL}	$I_{OL} = 20\ \mu A$	2.0	—	0.0	0.1	—	0.1	V
				4.5	—	0.0	0.1	—	0.1	
				6.0	—	0.0	0.1	—	0.1	
			$I_{OL} = 4$ mA	4.5	—	0.17	0.26	—	0.33	
			$I_{OL} = 5.2$ mA	6.0	—	0.18	0.26	—	0.33	
Input leakage current	I_{IN}	$V_{IN} = V_{CC}$ or GND		6.0	—	—	±0.1	—	±1.0	μA
Quiescent supply current	I_{CC}	$V_{IN} = V_{CC}$ or GND		6.0	—	—	1.0	—	10.0	μA

3.5 IMPLEM. MEDIANTE CIRCUITOS INTEGRADOS: EL INVERSOR 74HC04 (IX)

AC Characteristics (C_L = 50 pF, input: $t_r = t_f$ = 6 ns)

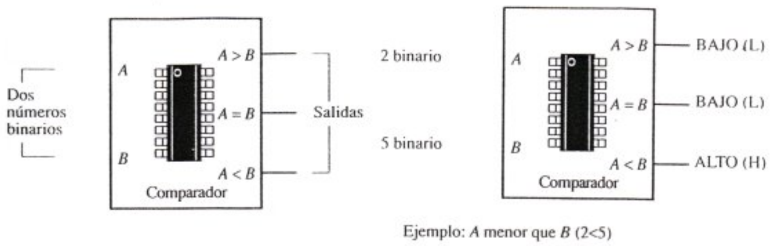
Characteristics	Symbol	Test Condition	V_{CC} (V)	Ta = 25°C Min	Ta = 25°C Typ.	Ta = 25°C Max	Ta = –40 to 85°C Min	Ta = –40 to 85°C Max	Unit
Output transition time	t_{TLH} t_{THL}	—	2.0	—	30	75	—	95	ns
			4.5	—	8	15	—	19	
			6.0	—	7	13	—	16	
Propagation delay time	t_{pLH} t_{pHL}	—	2.0	—	27	75	—	95	ns
			4.5	—	9	15	—	19	
			6.0	—	8	13	—	16	
Input capacitance	C_{IN}	—		—	5	10	—	10	pF
Power dissipation capacitance	C_{PD} (Note)	—		—	20	—	—	—	pF

Note: C_{PD} is defined as the value of the internal equivalent capacitance which is calculated from the operating current consumption without load.

3.5 IMPLEMENTACIÓN MEDIANTE CIRCUITOS INTEGRADOS (X)

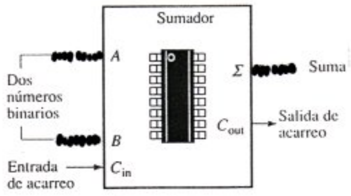
FUNCIONES LÓGICAS BÁSICAS

FUNCIÓN DE COMPARACIÓN

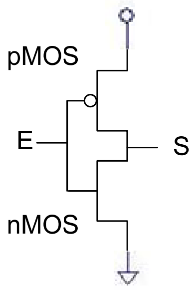


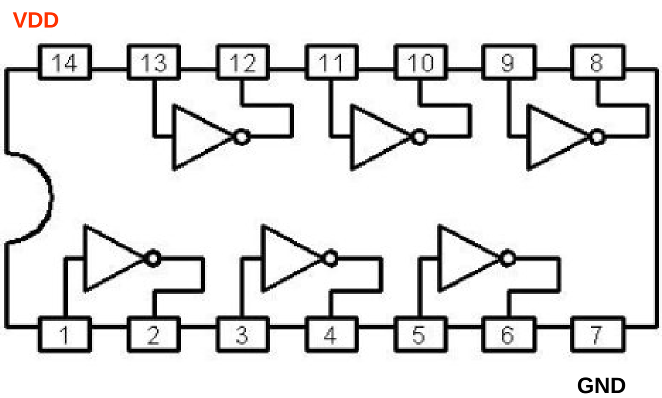
Ejemplo: *A* menor que *B* (2<5)

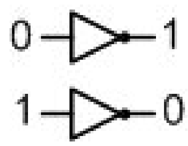
FUNCIONES ARITMÉTICAS



3.5 ENTORNO DE CONSTRUCCIÓN Y SIMULACIÓN: EL INVERSOR CMOS (I)







Constructor Virtual y Simulador de Circuitos Digitales 0.9.7

Constructor Virtual y Simulador de Circuitos Digitales 0.9.7